

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 59-117146

(43)Date of publication of application : 06.07.1984

(51)Int.Cl.

H01L 25/02

H01L 23/02

(21)Application number : 57-226030

(71)Applicant : HITACHI LTD

(22)Date of filing : 24.12.1982

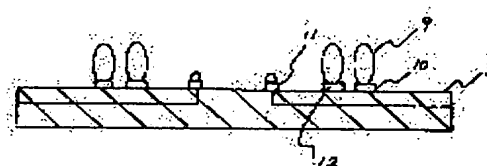
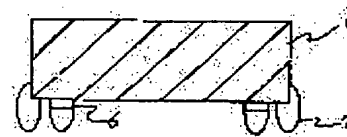
(72)Inventor : KENMOCHI AKIHIRO  
OSHIMA MUNEO  
KOSHIMO TOSHIYUKI

## (54) SEMICONDUCTOR INTEGRATED CIRCUIT

## (57)Abstract:

PURPOSE: To easily improve mounting density by mounting a thin semiconductor integrated circuit device between a semiconductor integrated circuit device and mounting substrate.

CONSTITUTION: An electrode 6 for brazing material and solder 7 are attached to a semiconductor integrated circuit device 1. The solder 8 is attached to a semiconductor integrated circuit device 5 (a thin pellet). A connecting electrode 11 of a device 5 and a sealing electrode 12 and a connecting electrode 10 of a device 1 are formed on the mounting substrate 3. The solder 9 is formed on the electrodes 12, 10. First, the device 5 is connected by the fused solder, the device 1 is then connected by the fused solder to the substrate 3 to which the device 5 is connected. At this time, the device 5 is also sealed by the solder of sealing part, upon completion of connection. Thereby, the mounting density is improved and connection and sealing can be performed simultaneously.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

⑩ 日本国特許庁 (JP)

⑪ 特許出願公開

⑫ 公開特許公報 (A)

昭59—117146

⑮ Int. Cl.<sup>3</sup>  
H 01 L 25/02  
23/02

識別記号

庁内整理番号  
7638—5F  
7738—5F

⑬ 公開 昭和59年(1984)7月6日

発明の数 1  
審査請求 未請求

(全 3 頁)

⑭ 半導体集積回路

株式会社日立製作所生産技術研究  
所内

⑯ 特 願 昭57—226030

⑰ 発 明 者 小下敏之

⑱ 出 願 昭57(1982)12月24日

横浜市戸塚区吉田町292番地株  
式会社日立製作所生産技術研究  
所内

⑲ 発 明 者 釘持秋広

横浜市戸塚区吉田町292番地株  
式会社日立製作所生産技術研究  
所内

⑳ 出 願 人 株式会社日立製作所  
東京都千代田区丸の内1丁目5  
番1号

㉑ 発 明 者 大島宗夫

横浜市戸塚区吉田町292番地株

㉒ 代 理 人 弁理士 薄田利幸

明 細 書

1 発明の名称 半導体集積回路

2 特許請求の範囲

半導体集積回路装置(1)と半導体集積回路  
実装用基板の間に半導体集積回路装置(2)を実装  
し、半導体集積回路(1)と実装用基板の接続工程  
と同時に半導体集積回路(1)に取りつけた封止材  
を利用し半導体集積回路(2)を封止し、実装密度  
を向上させることを特徴とする半導体集積回路。

3 発明の詳細な説明

(発明の利用分野)

本発明は、高密度に実装した半導体集積回路  
に係り、特に安価に高密度実装を行なうのに好  
適な半導体集積回路に関するものである。

(従来技術)

従来、半導体集積回路装置の高密度実装を行  
なうためには、第1図に示すようにセラミック  
材で作成された実装用基板3の上にチップキャ  
リア等の小型化された半導体集積回路装置(1)1  
を半田等のろう材2で実装し、使用されている。

さらに半導体集積回路装置の実装密度を向上さ  
せるためには、(I)半導体集積回路装置(1)1をさ  
らに小型化し、実装用基板3に実装する半導体  
集積回路装置(1)1の数を増加させる。(II)半導体  
集積回路装置(1)1の上に半導体集積回路(1)1を  
積上げる等の方法がある。(I)の方法においては  
半導体集積回路ベレットの寸法、封止のための  
封止寸法、作業性確保のための寸法、等から小  
型化に限度がある。又、(II)の方法においては、  
多段に重み上げるため高さが高くなり、実装密  
度向上の阻害要因となっており、封止された半  
導体集積回路装置においては第1に示す構造が  
限度であり、実装密度向上の障害となっている。  
(発明の目的)

本発明の目的は従来技術の欠点をなくし、容  
易に高密度実装を実現した半導体集積回路を提  
供することにある。

(発明の概要)

上記した目的を達成するため、本発明では第  
2図に示すように、半導体集積回路装置(1)2と

実装用基板2の間に通常 $0.1\text{mm} \sim 1\text{mm}$ の間があり、その間に半導体集積回路装置(2)5を実装し実装密度を向上させると共に半導体集積回路装置(2)5の封止を封止材4を用いて封止工程と、半導体集積回路装置(2)1と実装用基板の接続工程を同一工程で行なうこととした。

(発明の実施例)

以下、本発明の実施例を第3図～第7図により説明する。第2図に示すごとく厚さ $0.1 \sim 1\text{mm}$ の半導体集積回路装置(2)は通常ベレット状態で達成され、その厚さは $0.3\text{mm}$ 程度である。さらに半導体集積回路装置(1)と実装用基板の間隙は接続構造を適切に設計することにより $0.4 \sim 2\text{mm}$ は容易に達成可能である。さらに間隙を大きくするためには、半導体集積回路装置(1)や実装用基板に半導体集積回路装置(2)の寸法より大きいへこみ部を形成することによっても達成可能である。これらのことから寸法的には充分に達成完了である。

次に具体的製造法について述べる。半導体集

積を行う。通常 $320^\circ \sim 350^\circ$ に加熱し、接続する。

次に半導体集積回路装置(2)の接続された実装用基板に半導体集積回路装置(1)の位置合せを行ない半田熔融接続を行なう。通常 $230^\circ \sim 330^\circ$ に加熱し接続する完成構造を第6図に示す。半田材料と半田量を最適化することにより、半導体集積回路装置(2)の接続部半田を再熔融させずに行なうことができる。このとき接続と同時に、封止部の半田で半導体集積回路装置(2)の封止が実行できる。封止が必要な理由は半導体集積回路装置(2)を薄くする必要があり、通常はベレットのままで用いるためである。

また別の実施例は半導体集積回路装置(2)を半導体集積回路(1)側に接続することによっても可能であり完成図を第7図に示す。

上記構造および製造方法により、実装密度を2倍まで向上することが可能である。

(発明の効果)

以上、本発明によれば、半導体集積回路装置

積回路装置(2)を半導体集積回路装置(1)に接続する場合と実装用基板に接続する場合があり、製造方法が容易な後者である実装用基板に接続する場合について述べる。

第3図に示すように、半導体集積回路装置(1)にロウ材用電極6を選択蒸着等により形成しておき、全体を半田(例えば $\text{pb}90/\text{sn}10$ )7をつける。このとき半導体集積回路装置(1)の接続部にも半田7がつけられる。

また半導体集積回路装置(2)については第4図に示すごとく厚さをうすくするため通常ベレットに半田8(例えば $\text{pb}95/\text{sn}5$ 半田)のついたものを用いる。

また、第5図に示すように実装用基板は通常多層配線基板を用い半導体集積回路装置(2)接続用電極11と封止用電極12と半導体集積回路装置(1)接続用電極10を形成しておき、その上に半田9(例えば $\text{pb}40/\text{sn}60$ )を形成する。

これらの処理が完了後、半導体集積回路装置(2)を実装用基板の位置合せを行ない半田熔融接

と実装用基板の間に薄い半導体集積回路装置を実装することにより、実装密度を向上させると共に接続材料にロウ材を用いることにより、接続と封止を同時に行ない、容易に高密度実装を実現できる。

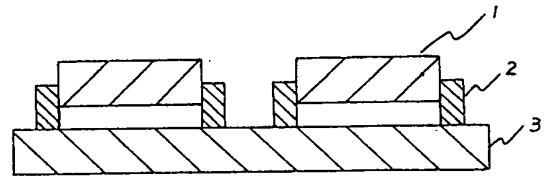
#### 4 図面の簡単な説明

第1図は従来の高密度実装法によって製作された半導体集積回路の断面図、第2図は本発明の一実施例の半導体集積回路の断面図、第3図、第4図、第5図は本発明に係る中間工程の断面図、第6図は本発明の一実施例の完成図、第7図は同じく他の実施例の完成図である。

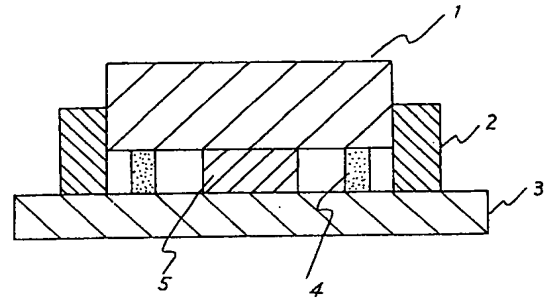
- 1…半導体集積回路装置(1)
- 2…ロウ材
- 3…実装用基板
- 4…封止材
- 5…半導体集積回路装置(2)
- 6…半導体集積回路装置(1)に形成された封止用電極
- 7…半導体集積回路装置(1)に形成された半田

- 8... 半導体集積回路装置(2)に形成された半田
- 9... 実装用基板に形成された半田
- 10... 半導体集積回路装置(1)接続用電極
- 11... 半導体集積回路装置(2)封止用電極
- 12... 半導体集積回路装置(2)接続用電極

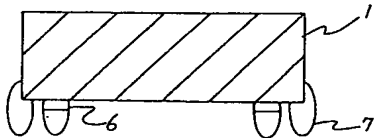
第1図



第2図



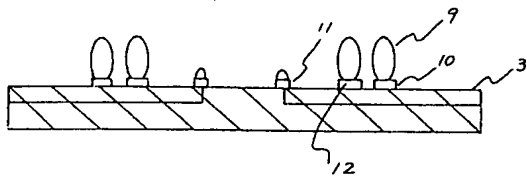
第3図



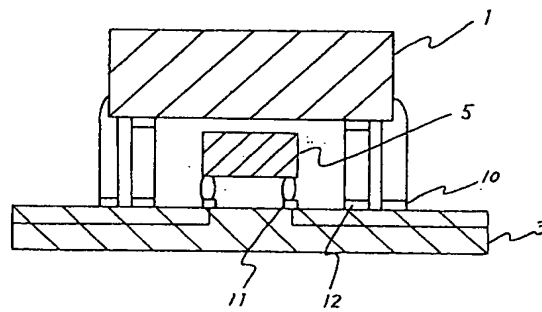
第4図



第5図



第6図



第7図

